

Vgradni sistemi z vezji FPGA

Spletna delavnica TETRAMAX

25. 11. 2020, 12:30-16:30

V okviru [TETRAMAX](#) organiziramo delavnico, na kateri se boste seznanili z načrtovanjem vgradnih sistemov z vezji FPGA. Na delavnici bo predstavljena Xilinx-ova družina Zynq vezij FPGA, ki ima vgrajene procesorje ARM. Vgrajeni procesor in obstoječe periferne naprave na prototipnih vezjih omogočajo hiter razvoj ogrodja vgradnega sistema. Programirljiva logika vezij FPGA pa nam omogoča razvoj in dodajanje namenskih strojnih jeder, kar pohitri obdelavo podatkov ter tudi zmanjša energijsko porabo vgrajenega sistema. Na delavnici bo prikazano snovanje osnovnih vgradnih sistemov, širitev z dodajanjem perifernih naprav, razvoj in vključitev namenskih jeder ter zasnova in razhroščevanje programske opreme. Uporabljali bomo programsko opremo Vivado proizvajalca Xilinx.

Za udeležence je priporočljivo poznavanje jezika VHDL, osnove snovanja strojne opreme z vezji FPGA in poznavanje jezika C.

Vstop je prost! Vljudno vabljeni!

Dodatne informacije lahko dobite v [Kompetenčnem centru CLEC \(kontakti\)](#).

Lep pozdrav,

ekipa kompetenčnega centra CLEC

[Prijava na delavnico](#)

Vsebina tečaja:

- Osnove strukture FPGA vezij
- Osnove vgradnih sistemov
- Snovanje osnovnega vgradnega sistema
- Razširitev vgradnega sistema z obstoječimi jedri perifernih naprav
- Razvoj in vključitev namenskih jeder
- Okolje za snovanje programske opreme
- Razvoj programske opreme in razhroščevanje.

Predavatelj bo doc. dr. Anton Biasizzo, Odsek za računalniške sisteme na Institutu Jožef Stefan.

Sodelujoča partnerja



REPUBLIKA SLOVENIJA
MINISTRSTVO ZA GOSPODARSKI
RAZVOJ IN TEHNOLOGIJO

Naložbo sofinancirata Republika Slovenija in Evropska unija iz Evropskega sklada za regionalni razvoj.

