

Osnove programirljivih vezij FPGA

Izobraževalni tečaj, 16. 10. 2019, 12:30-16:00

Institut "Jožef Stefan", Predavalnica Mednarodne podiplomske šole, Jamova cesta 39, Ljubljana

Pozdravljeni!

V okviru [TETRAMAX](#) organiziramo izobraževalni tečaj, na katerem bodo predstavljeni osnovni gradniki in struktura programirljivih vezij FPGA ter njihove prednosti in slabosti v primerjavi z mikrokontrolerji in namenski integriranimi vezji (ASIC). Obravnavana bodo orodja za načrtovanje, simulacijo, konfiguriranje in odpravljanje napak strojne opreme implementirane z vezji FPGA, opisane v jeziku VHDL.

Vstop je prost! Vljudno vabljeni!

Prosimo, da obvestilo posredujete vašim kolegom, za katere menite, da jih vsebina zanima.

Lep pozdrav,

ekipa [kompetenčnega centra CLEC](#)

[Prijava na tečaj](#)

Iz vsebine tečaja:

- Programirljiva vezja FPGA (Xilinx, Intel)
- Gradniki in struktura vezij FPGA
- Družine vezij FPGA (Spartan, Virtex, Artix, Kintex, Zynq)
- Načrtovalska okolja (Xilinx ISE, PlanAhead, Vivado)
- Načrtovanje in razhroščevanje HDL strukture (HDL designs)
- Analiza poročil načrtovalskega orodja
- Konfiguracija vezja FPGA
- Verifikacija implementirane HDL strukture

Predavatelj: doc. dr. Anton Biassizo, Institut "Jožef Stefan"

[Prijava](#)